

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05100630
PUBLICATION DATE : 23-04-93

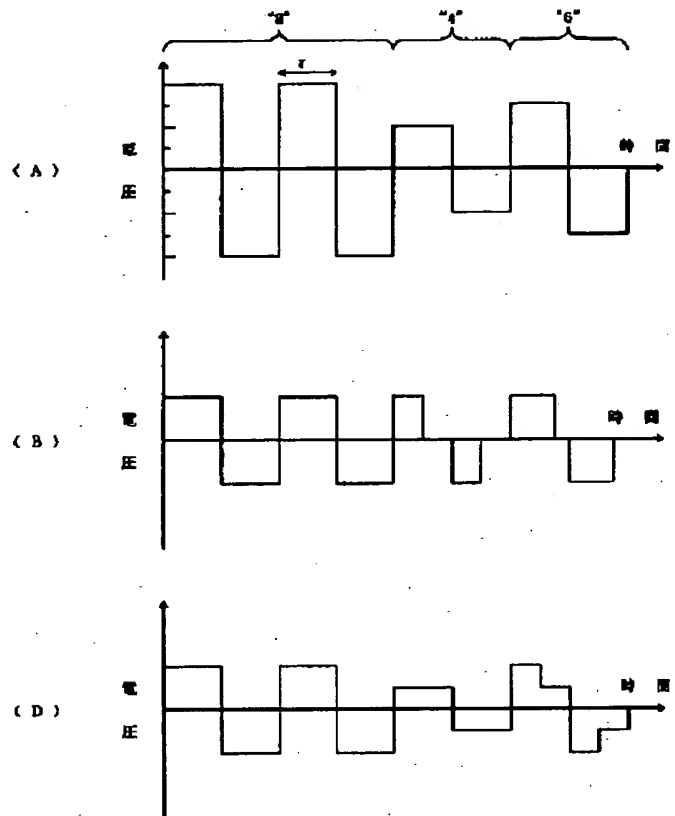
APPLICATION DATE : 08-10-91
APPLICATION NUMBER : 03290722

APPLICANT : SEMICONDUCTOR ENERGY LAB CO LTD;

INVENTOR : TAKEMURA YASUHIKO;

INT.CL. : G09G 3/20 G02F 1/133

TITLE : DISPLAY METHOD FOR ELECTRO-OPTICAL DEVICE



ABSTRACT : PURPOSE: To control an electro-optical device with a digital signal, to reduce the influence of variance due to differences in characteristics among elements, and to obtain many gradations by generating voltage pulses to be applied to respective picture elements from plural pulses which have multi-stage wave height and continuance.

CONSTITUTION: A gradational display is made by utilizing the mean effective voltage of pulse voltages and a signal processor varies the height of the pulses in addition to the pulse width. Namely, the time of the voltage pulses applied to respective pixel electrodes and the level of the voltage are digitally controlled to generate a composite pulse which has plural voltage values and pulse width in one frame of an image. The mean effective voltage of one frame of the image is set to an optional value to display half-tone colors on liquid crystal as a result. Consequently, the image which has many gradations is obtained.

COPYRIGHT: (C)1993,JPO&Japio

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-100630

(43) 公開日 平成 5 年 (1993) 4 月 23 日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/20	K	8621-5G		
G 0 2 F 1/133	5 5 0	7820-2K		

審査請求 有 請求項の数 1 (全 15 頁)

(21) 出願番号 特願平3-290722

(22) 出願日 平成 3 年 (1991) 10 月 8 日

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 ▲ひろ▼木 正明

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 竹村 保彦

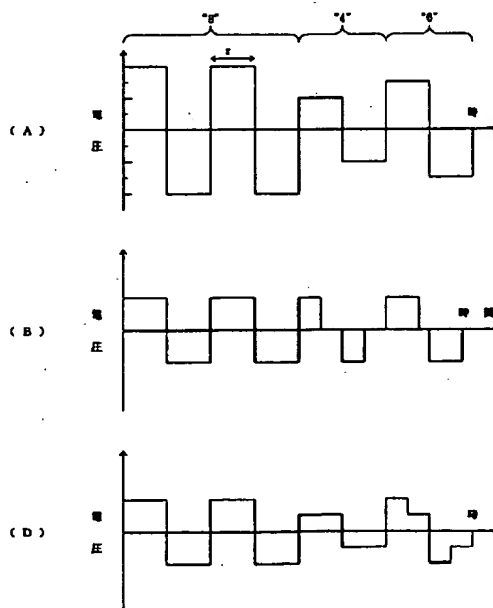
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 電気光学装置の表示方法

(57) 【要約】

【目的】 電気光学装置での階調表示に関して、デジタル信号によって制御でき、素子間の特性の違いによるばらつきの影響を受けにくく、かつ、高階調度を達成できる階調表示方式を提案する。

【構成】 アクティブマトリクス型電気光学装置において、各画素電極に印加される電圧パルスの時間および電圧の大きさをデジタル制御することによって、画像の 1 フレーム中に複数の電圧値とパルス幅からなる複合パルスによって形成し、画像の 1 フレームにおける平均実効電圧を任意の値として、結果的に、液晶に中間的な色調を表現せしめる表示方式。



【特許請求の範囲】

【請求項1】 アクティブマトリクス構造を有する電気光学装置において、各画素に印加される電圧パルスが多段階の波高および持続時間を有する複数のパルスからなることを特徴とする電気光学装置の画像の表示方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マトリクス状に配列され、駆動用スイッチング素子を有する複数の画素によって構成された電気光学表示装置、例えば、液晶ディスプレイあるいはプラズマディスプレイ、真空マイクロエレクトロニクスディスプレイ等の画像表示に際して、高度な階調表示を得るための表示方法に関する。

【0002】

【従来の技術】 近年の各種OA機器の小型化に伴い、ディスプレイ装置も、従来の陰極線管(CRT)から、プラズマディスプレイや液晶ディスプレイ等の薄型のディスプレイ(フラットパネルディスプレイ)に置き換えられてきた。また、最近では、電界放射陰極とグリッドからなる微小な真空管をマトリクスアレイ状に配列せしめ、このマトリクスアレイから放射される電子を蛍光体に当てて、画像を表示するという真空マイクロエレクトロニクスディスプレイも研究されるようになった。これらのディスプレイ装置はいずれも、マトリクスの交点にかかる電圧を制御することによって、映像を表示するものである。

【0003】 すなわち、液晶材料は、電界によって、その透過光量や散乱光量を変え、プラズマディスプレイでは、電界によって、電極間に放電が生じ、また、真空マイクロエレクトロニクスディスプレイでは、カソードから電界放射によって電子が放射される。

【0004】 このようなマトリクスのうち、最も単純なものは、2枚の基板を向い合せ、それぞれの基板に縦と横にストライプ状の配線をほどき、任意の縦線と横線に電圧を印加することによって、その交点に電圧を発生させるものである。これは、単純マトリクス構造と称される。この構造は、単純であるがゆえ、作製が容易で、安価にディスプレイができる。しかしながら、駆動の際に、予定していなかった部分にまで信号が流れ、画像がぼけるというクロストークという現象がしばしば発生した。クロストークを回避するには、光学特性が、あるしきい値以上の電界によって急峻に変化する材料を採用する必要があった。例えば、プラズマ放電は、このようなしきい値が明確に存在し、単純マトリクス方式には好ましいディスプレイであった。

【0005】 しかしながら、そのような光学材料を使用した場合には、各画素(すなわち、マトリクス配線の交点)での電圧は、しきい値電圧のごく近傍となるように駆動される必要があった。したがって、単純マトリクス方式を採用する場合には、光学的なON/OFF表示は

可能であるが、光学材料に、電圧に対して中間的な領域を伴って明るさの変化する材料を用いることができず、中間的な明度や色調を得ることが難しかった。

【0006】 これは、光学材料(液晶や放電ガス等)にスイッチングの機能を持たせたためであった。そこで、光学材料とは別に、スイッチング素子をマトリクスに組み込むことがおこなわれた。このような素子は、アクティブマトリクスディスプレイと呼ばれ、各画素に1つ以上のスイッチング素子を有している。スイッチング素子としては、PINダイオードやMIMダイオード、あるいは薄膜トランジスタなどが使用される。

【0007】 しかしながら、アクティブマトリクス方式を採用したとしてもCRTで実現されたような高度の階調表示は困難である。従来の階調表示方式を図1(A)に示す。縦軸はある特定の画素に印加される電圧の大きさを、横軸は時間を表している。これは、液晶ディスプレイの1つの画素にかかる電圧の変化を示している。電圧が、交流パルス状にかけられているのは、直流を長時間にわたって液晶に印加すると、液晶が電気分解をおこして劣化するためである。

【0008】 この図では、最初の2周期は“8”の明るさを、次の1周期は“4”の明るさを、最後の1周期は“6”の明るさを示すように電圧が印加されている。実際には、液晶材料は、あるしきい値で急速に光学特性が変化するのであるが、ここでは、単純に、光学特性は電圧に対して、線型に変化するものとする。この近似は、液晶材料でも、例えば、分散型液晶といわれる材料ではかなりの近い近似となる。したがって、例えば、16階調表示を得んとすれば、電圧を16段階に制御して、これを画素にかける必要がある。

【0009】 通常の液晶材料は、5V以上の電圧を印加すると、飽和状態となり、それ以上の電圧をかけてもほとんど光学特性は変化しない。もし、16階調を達成しようとするれば、5Vを16等分した300mVの精度の電圧を印加しなければならない。より高階調を達成せんとすれば、より微妙な電圧を印加しなければならないことは当然である。実際に、300mV以下の精度で電圧を発生させることは容易なことではなく、また、このような微妙な電圧が、実際に画素に到達するまでに、さまざまな原因によって減衰してしまう。例えば、配線抵抗、薄膜トランジスタの抵抗、薄膜トランジスタの寄生容量による画素電位の低下、等である。そして、これらの電圧変動のパラメータは、各画素のアクティブ素子によって、さまざまに違うため、実際には、大きなパネル全体にわたって、画素電圧の変動を±0.2V程度に保つことが精一杯である。

【0010】 これにたいし、画素に印加される電圧パルスの時間幅を制御することによって、階調表示を得る方法がある。例えば、本発明者らの発明である特願平3-169305、特願平3-169306、特願平3-1

69307、特願平3-169307、特願平3-209869等である。この例は図1(B)に示される。図1(A)と同様に、最初の2周期が“8”、次の1周期が“4”、最後の1周期が“6”を表示せんとしたものである。

【0011】液晶材料は、視覚的には、瞬間的な電圧ではなく、平均実効電圧に応じた色調・明度を示すことが知られている。すなわち、最初の2周期の実効電圧を1としたら、次の1周期は、ピーク電圧は最初の2周期と同じであるが、平均実効電圧は0.5であり、最後の1

周期は0.75である。
【0012】また、プラズマ放電の応答速度は $1\mu\text{sec}$ もの高速であるが、肉眼はそのような速さに追従できず、視覚的には、平均的な明るさを感じ、結局、平均実効電圧によって、視覚的な明るさが決定される。

【0013】このような階調表示方式は、特に高階調表示をおこなうには、スイッチング速度を著しく大きくする必要があるということである。図2は、図1(B)の特殊なものを表現したものであり、図2の例では、64階調が達成できる。左の数字は画素の明るさの程度を示している。ここでは、“1”から“54”というように順に光学特性が変化してゆく。図2において、(A)と

(B)は本質的には違いがなく、複数のパルスの順番を入れ換えただけのものである。その詳細は、本発明人等の発明である特願平3-209869に述べられているのでここでは詳細は省略する。
【0014】例えば、“17”と表示された部分では、パルスは、1の長さのパルスと16の長さのパルスが、 τ の中に1回ずつ現れ、平均的に“17”の明るさを示す。また、“37”と表示された部分では、パルスは、1の長さのパルスと4の長さのパルスと32の長さのパルスが、 τ の中に1回ずつ現れ、平均的に“37”の明るさを示す。このようにして、“0”(全くパルスがない)から“63”まで、64階調の表示がおこなえる。

【0015】図2からあきらかなように、最小パルスの幅は、電圧の繰り返し周期 τ の64分の1である必要がある。そして、実際に、薄膜トランジスタ等で、スイッチングをおこなう場合には、薄膜トランジスタには、マトリクス行数だけ短いパルスが印加される。例えば、480行のマトリクスであれば、その480分の1

【0016】

【発明が解決しようとする課題】本発明は、従来の階調方式における上記のような問題を鑑みてなされたもので、図1(A)のような、純然たる電圧による階調表示方式と、また、図1(A)のような、純然たるパルス幅による階調表示方式との利点を取り入れた新しい階調表示方式である。そして、先に指摘したような、極めて微妙な電圧制御を要求されることも、また、極めて高速なパルスを要求されることもない。

【0017】

【問題を解決する方法】本発明と従来の方式との違いを明確にする目的で、図1(C)に、本発明の例を示す。やはり図1(A)および(B)と同様に、最初の2周期が“8”、次の1周期が“4”、最後の1周期が“6”を表示せんとしたものである。

【0018】本発明も、図2の方法と同様にパルス電圧の平均実効電圧を利用して階調表示をおこなうものであるが、パルス幅に加えて、パルスの高さも変化させることにより、その分、自由度を上げ、上記の問題を解決するのである。

【0019】まず、図1(C)で、最初の2周期は、他のものと同じで、このときの電圧を1とすると、当然のことながら、最初の2周期の平均実効電圧は1である。そして、次の1周期では、パルスの高さが半分になるので、このときの平均実効電圧は0.5である。最後の1周期は複雑なパルスが組み合わされているが、最初は1の高さのパルスがあり、次は0.5のパルスがあり、この2つのパルスはそれぞれ同じだけ持続するので、平均実効電圧は0.75となる。このように、パルスの幅だけでなく、パルスの高さも制御することにより、パルス幅にかかる負担(すなわち高速パルス化)をパルスの高さで緩和することが出来る。

【0020】例えば、64階調を達成しようとした場合、図2の方法では、パルス幅が1、2、4、8、16、32の計6個のパルスの組み合わせによって、これを達成した。しかるに、本発明では、パルスの高さを0、1、2、3、4の5段階とし、パルスとしては、幅が1、2、4、8の4つのパルスだけを用いて、61階調を達成することができる。当然のことながら、パルスの種類が少ないということは、それだけ最小パルス幅が大きいということでもある。

【0021】図3にはその例を示す。図3(A)も(B)も、パルスの順番が変更されている以外、実質的には同じである。図3の例では、例えば、“1”は、高さが1で、長さが1のパルス(最小パルス)で表現できる。“2”は高さが1で、長さが2のパルスで表現できる。“4”は高さが1で、長さが4のパルスで表現できる。“8”は高さが1で、長さが8のパルスで表現できる。“16”は高さが2で、長さが8のパルスで表現できる。“32”は高さが4で、長さが8のパルスで表現できる。

(4)

特開平5-100630

5

6

【0022】これらのパルスは、他の波高とパルス幅の組合せでも表現できる。そして、図3に示したように、“0”、“1”から“60”までの全ての数字をこれらの組合せで表現できる。図から明らかなように、最小パルスは従来の方法に比べて長くなり、図3の例では、最小パルス幅は、図2のものの4倍である。すなわち、高速動作に伴う消費電力の増加や装置の負担を著しく軽減できる。

【0023】例えば、パルスの高さを0、1、2、3、4の5段階とし、パルス幅を1、2、4の3つのパルスを用いることによって表現される最大の数は、パルス幅1のパルスで高さが4のものとパルス幅2のパルスで高

さが4のものとパルス幅4のパルスで高さが4のものとを足し合わせた、“28”であるが、これら3つのパルスを組み合わせて“0”から“28”までの全ての数が表現できる。

【0024】この問題は、結局、表現される数を“N”としたとき、

$$N = 1 \times K + 2 \times L + 4 \times M$$

(K、L、Mは、0、1、2、3、4のいずれか)

となるような、数字の組み合わせ(KLM)を求める問題である。その解を表1に示す。

【表1】

(5)

特開平5-100630

7

8

$$N = 1 + 2m + 4n$$

N	(lmn)
0	(000)
1	(100)
2	(200), (010)
3	(110), (300)
4	(210), (400), (001), (020)
5	(120), (101), (310)
6	(201), (220), (410), (011), (030)
7	(130), (111), (301), (320)
8	(211), (230), (401), (420), (002), (021), (040)
9	(140), (102), (121), (311), (330)
10	(202), (221), (240), (411), (430), (012), (031)
11	(112), (131), (302), (321), (340)
12	(212), (231), (402), (421), (440), (003), (022), (041)
13	(103), (122), (141), (312), (331)
14	(203), (222), (241), (412), (431), (013), (032)
15	(113), (132), (303), (322), (341)
16	(213), (232), (403), (422), (441), (004), (023), (042)
17	(104), (123), (142), (313), (332)
18	(204), (223), (242), (413), (432), (014), (033)
19	(114), (133), (304), (323), (342)
20	(214), (233), (404), (423), (442), (024), (043)
21	(124), (143), (314), (333)
22	(224), (243), (414), (433), (034)
23	(134), (324), (343)
24	(234), (424), (443), (044)
25	(144), (334)
26	(244), (434)
27	(344)
28	(444)

【0025】この問題をさらに一般的に拡張すれば、

『定理』

$$\text{式} N = n_0 + 2n_1 + 2^2 n_2 + \cdots + 2^k n_k$$

$$(n_0, n_1, n_2, \dots, n_k \in 0, 1, 2, \dots, 1) \quad \textcircled{1}$$

において、Nは、その最大値である

50

$$N_{i+1} = (1 + 2 + 2^2 + \dots + 2^i) I \quad ②$$

までの全ての整数値を取ることができる（表現できることができる）、という定理の証明であることがわかる。

【0026】表1に示した例は、この定理の $k=2$ 、 $I=4$ の場合であり、また、図3に示したのは、 $k=3$ 、 $I=4$ の一部である。しかしながら、例えば、 $k=4$ 、 $I=4$ の場合（125階調の場合）や $k=5$ 、 $I=4$ の場合（253階調の場合）はこの定理が正しいことは未*

*知であり、より高い階調表示を行おうとした場合にまで、この定理が正しいかはわからない。そこで、その証明が必要とされる。

【0027】この証明は以下のように成される。まず、上記の定理において $I=1$ の場合を考えてみれば、これは真である。すなわち、 k を任意の正整数とすると、

$$\text{式} N = n_0 + 2n_1 + 2^2n_2 + \dots + 2^kn_k \\ (n_0, n_1, n_2, \dots, n_k \in 0, 1)$$

によって、0から $(1 + 2 + 2^2 + \dots + 2^k)$ の間の全ての表現することができる。（サブ定理1）この証明は容易であるので省略する。

【0028】次に、 $I=i$ （ i は任意の正整数）の場合に定理が真であると仮定する。（仮定1）そして、 $I=i+1$

※ $i+1$ の場合に定理が真であるかどうかを検討する。

【0029】 $I=i$ の場合の N の最大値を N_{i+1} （式②で表現される）とし、 $I=i+1$ の場合の N の最大値を N'_{i+1} とする。

$$N'_{i+1} = (1 + 2 + 2^2 + \dots + 2^i) (i+1) \quad ③$$

である。さて、 $I=i+1$ の場合に、0から N_{i+1} までの全ての整数を、級数

$$N = n_0 + 2n_1 + 2^2n_2 + \dots + 2^in_i \\ (n_0, n_1, n_2, \dots, n_i \in 0, 1, 2, \dots, i, i+1) \quad ④$$

で表せることは真である。なぜならば、仮定1より、 $n_0, n_1, n_2, \dots, n_i \in 0, 1, 2, \dots, i$ という数字だけを使用した（ $i+1$ は使用しない）級数

④によって、0から N_{i+1} までの全ての整数が表現され★
【0030】次に、 $N_{i+1} + 1$ から N'_{i+1} までの整数が表現されるかどうか検討する。この領域に存在する任意の整数 N' は、

$$N' = N_{i+1} + m = (1 + 2 + 2^2 + \dots + 2^i) i + m \quad ⑤$$

と表現される。ここで、 m は、1から $(1 + 2 + 2^2 + \dots + 2^i)$ までの数字であるが、上記サブ定理1★

☆より、 m は、

$$\text{式} m = l_0 + 2l_1 + 2^2l_2 + \dots + 2^il_i \\ (l_0, l_1, l_2, \dots, l_i \in 0, 1)$$

で表現される。したがって、式⑤は、

$$N' = (1 + 2 + 2^2 + \dots + 2^i) i \\ + l_0 + 2l_1 + 2^2l_2 + \dots + 2^il_i \\ (l_0, l_1, l_2, \dots, l_i \in 0, 1) \quad ⑤'$$

多項式⑤'を、2の巾乗ごとに整理すると

$$N' = n_0 + 2n_1 + 2^2n_2 + \dots + 2^in_i \\ (n_0, n_1, n_2, \dots, n_i \in i, i+1) \quad ⑥$$

したがって、 $I=i+1$ の場合にも、定理は成り立つことが示された。したがって、数学的帰納法より、任意の正整数 k 、 I について、上記定理が成立することが証明された。

【0031】以上のように、複数のパルス幅が異なり、波高の異なるパルスを組み合わせることによって極めて多段階の平均電圧を表現することができた。本発明においては、パルス電圧は、2段階以上、例えば、5段階、の複数の値を設定しなければならないが、液晶のしきい値電圧を5Vとすれば、それぞれ0V、1.25V、2.5V、3.75V、5Vとすればよいのであって、これだけで、図3の場合には61階調が可能である。一方、従来技術の図1(A)のように、電圧を細かく刻む方式では、61階調を達成せんとすれば、80mV刻みである必要があつて、実行不可能であつた。以上が本発

明の根幹となるべき部分であり、実際には、各表示装置に入力する信号は、より複雑である。以下に実施例を示し、具体的な例を説明する。

【0032】

【実施例】本発明を実施するための装置の概略を図4に示す。ここで示される装置は本発明を説明するのに最小限必要なものだけが記述されており、実際に動作させるには、その他に様々な備品が必要となることがある。本装置では、256階調の階調表示をおこなうものとする。

【0033】まず、映像信号（Video Signal）は、本装置の入力端から入力される。ここでは、画像の第 n 行第 m 列の画素の信号として、その明るさの最大値を256としたときに、“212”で表される信号が入力されたものとする。もちろん、本装置には、絶えず他の画素の

信号も入力されている。

【0034】この信号は入力後、A/Dコンバータ(A/D Converter)によって、2進法のデジタル信号に変換される。“212”を2進法に変換すると、“11010100”となる。しかしながら、本発明では、このデジタル信号のみを直接利用することはできない。そこで、このデジタル信号を次段の信号処理装置(Signal Processor)によって、本発明を実施するのに適した信号とする。

【0035】本装置では、パルス幅として、 T_0 、 $2T_0$ 、 $4T_0$ 、 $8T_0$ 、 $16T_0$ 、 $32T_0$ の計6種類のパルスを使用し、その波高は5段階(0、1、2、3、4)とする。

【0036】本装置では、デジタル信号“11010100”は、“434100”と変換される。この変換作業は、1つの信号ごとにいちいち計算することは速度の制約から難があるので、予め信号処理装置内の記憶装置に入力デジタル信号に対応する出力信号を記憶させておき、入力信号に対比して出力させる。このようなデータは、例えば表2に示される。表中、Nは十進法による表示であるが、実際の処理段階では、既に二進数に変換されている。この変換過程は1対1であるので何ら問題はない。Signalは出力信号を意味する。

【0037】

【表2】

【0038】信号処理装置から出力される信号は、“434100”と連続されるのではない。すなわち、他の画素のデータも同時に出力される必要があるので、“...4...3...4...1...0...0...”というように、途切れ途切れに出力される。同時にクロックパルスも出力される。

【0039】このように信号処理装置から出力された信号は、画面周辺のシフトレジスタ(Shift Resistor)に送られる。ここで、各信号は、対応する信号線(Y線)に送られ、キャパシタ等に蓄積されて、出力されるまで保持される。ドライバーがオンになると信号電圧は各Y線に放出される。一方、クロックパルスは、ゲイト線(X線)のシフトレジスタに送られ、各ゲイト線に順に信号が流される。

【0040】本装置では、4とか3とかいった、電圧値は信号処理装置で発生させられて、それをキャパシタで保持するという機構を採用したが、信号処理装置から出力される信号を“4”や“3”といった電圧値に対応するデジタル信号(例えば、“100”や“011”)とし、各Y線にこれらの信号を発生させる回路を接続してもよい。キャパシタを用いる場合には、キャパシタから放電されるパルス電圧は矩形波ではなく、時間とともに大きく変化し、画素に保持される電圧も、スイッチングのタイミングがわずかにずれただけで、著しく変化する。スイッチングのタイミングは薄膜トランジスタの個

々の性能に依存し、現状の技術では個々のトランジスタのこのようなアナログ特性まで正確に制御して作製することは困難であり、ひいては歩留りの低下の要因となる。

【0041】従来の純然たるアナログ動作のアクティブマトリクス方式に比べると、本発明は、電圧の微妙な制御が必要とされなくなったとはいえ、10%の電圧の変動は階調度を1桁悪化させるに十分である。

【0042】したがって、かようにキャパシタを使用するというアナログ的手法は本発明を実施するにあたってはあまり好ましくない。その点、直に起電力回路から電圧パルスが供給される方式を用いた場合には、Y線に与えられるパルスはきれいな矩形波であり、したがって、画素に保持される電圧は、どの画素においてもほぼ一定であり、本発明の目的とするとき高階調表示(例えば、64階調や256階調)にとって好ましいものである。

【0043】さて、このときの第n行第m列の画素Z...の電圧とそこに加えられるゲイト線X、および信号線(ドレイン線ともいう)Yの電圧を図5に示す。画素Z...の電圧の図において、点線は実際の信号であり、実線は理想的な信号である。さまざまな理由によって、画素に印加される電圧は、理想的な矩形波とはならない。すなわち、ゲイト電極とソース領域の重なりによって生じる、いわゆる飛び込み電圧による電圧降下と、画素電極からの自然放電による電圧の降下、それと、薄膜トランジスタのON/OFF動作の遅れが主な要因である。アナログ的な電圧供給法を採用しなくともこのような、アクティブマトリクス内部のアナログ要因に基づく信号波形の乱れは、先に示したように本発明にとって好ましくない。したがって、実際の回路の設計にあたっては、これらの要因を十分考慮しなければならない。

【0044】図5に示すように、画素では最初は電圧が最も高い4の段階が、時間 $32T_0$ だけ保持され、その後、時間 T_0 だけ電圧が0になり、次の時間 $16T_0$ では、3の段階の電圧が保持され、次の時間 $2T_0$ では、再び電圧は0となり、続く時間 $8T_0$ では電圧は4の段階であり、最後の時間 $4T_0$ では、電圧は1である。このようにして、時間 T_0 あたり、平均 $212/63$ の電圧が得られる。

【0045】このときの画素Z...の電圧は、図4の下部に示すような矩形パルスの集まりとなっている。なお、1フレームの周期を 17msec とすれば、 $T_0 = 270\mu\text{sec}$ であり、例えば、ゲイト電極に印加されるパルスの幅は、X線の総数が480本であれば、 300nsec である。Y線に印加されるパルス信号も最小幅が 600nsec である。これは、数MHzの周波数に対応する。

【0046】一方、従来の方法(図2)であれば、その4分の1の 75nsec のゲイトパルスが要求された。

これは、13MHzの周波数に対応し、このような高速の動作をおこなうには、例えば、アクティブ素子をCMOS化することが要求された。また、このような高周波駆動によってディスプレイから放射される電磁波は問題であった。本発明ではそのような問題は少ない。もちろん、本発明をCMOS化したクティブ素子を用いておこなってもかまわない。

【0047】

【発明の効果】本発明によって、極めて階調度の高い画像を得ることができるようになった。本発明は、液晶ディスプレイに特に適しているが、他の方法、例えばプラズマディスプレイや真空マイクロエレクトロディスプレイ等にも、適用することができる。特に本発明は、光学材料が電圧に対して、ON/OFFだけではなく、中間

的な光学特性を示す材料であることが好ましい。

【0048】逆に、液晶材料に限らず、電圧によって光学特性が変化し、特に中間的な状態を示すものであれば、本発明を実施することができる。

【図面の簡単な説明】

【図1】本発明および従来法による階調表示方法を示す。

【図2】従来法による階調表示例を示す。

【図3】本発明による階調表示例を示す。

10 【図4】本発明を利用した画像表示装置の例を示す。

【図5】本発明を利用した画像表示装置における印加信号等を示す。

【表2】

(9)

特開平5-100630

15

16

N	Signal	N	Signal	N	Signal	N	Signal	N	Signal	N	Signal
001	000001	031	003103	061	030301	091	203003	121	303001	151	410103
002	000010	032	100000	062	030310	092	203100	122	303010	152	403000
003	000003	033	100001	063	030303	093	203101	123	303003	153	403001
004	000100	034	100010	064	200000	094	203030	124	303100	154	403010
005	000101	035	100003	065	200001	095	203031	125	303101	155	403003
006	000030	036	100100	066	200010	096	300000	126	303030	156	403100
007	000103	037	100101	067	200003	097	300001	127	303031	157	403101
008	001000	038	100030	068	200100	098	300010	128	400000	158	403030
009	001001	039	100103	069	200101	099	300003	129	400001	159	413101
010	001010	040	101000	070	200030	100	300100	130	400010	160	420000
011	001003	041	101001	071	200103	101	300101	131	400003	161	420001
012	000300	042	103000	072	033000	102	300030	132	400100	162	420010
013	000301	043	103001	073	033001	103	300031	133	400101	163	420003
014	000310	044	103010	074	033010	104	301000	134	400030	164	420100
015	000303	045	103003	075	033003	105	301001	135	400031	165	420101
016	010000	046	103100	076	200300	106	301010	136	401000	166	420030
017	010001	047	103101	077	200301	107	301003	137	401001	167	420103
018	010010	048	030000	078	200310	108	300300	138	401010	168	421000
019	010003	049	030001	079	200303	109	300301	139	401003	169	421001
020	010100	050	030010	080	130000	110	300310	140	400300	170	421010
021	010101	051	030003	081	130001	111	300303	141	400301	171	421003
022	010110	052	030100	082	130010	112	230000	142	400310	172	420300
023	010103	053	030101	083	130003	113	230001	143	400303	173	420301
024	003000	054	030030	084	130100	114	230010	144	410000	174	420310
025	003001	055	030103	085	130101	115	230003	145	410001	175	420303
026	003010	056	031000	086	130030	116	230100	146	410010	176	430000
027	003003	057	031001	087	130031	117	230101	147	410003	177	430001
028	003100	058	030130	088	203000	118	230030	148	410100	178	430010
029	003101	059	031003	089	203001	119	230031	149	410101	179	430003
030	003110	060	030300	090	203010	120	303000	150	410030	180	430100

【表2】

(10)

特開平5-100630

17
(続き)

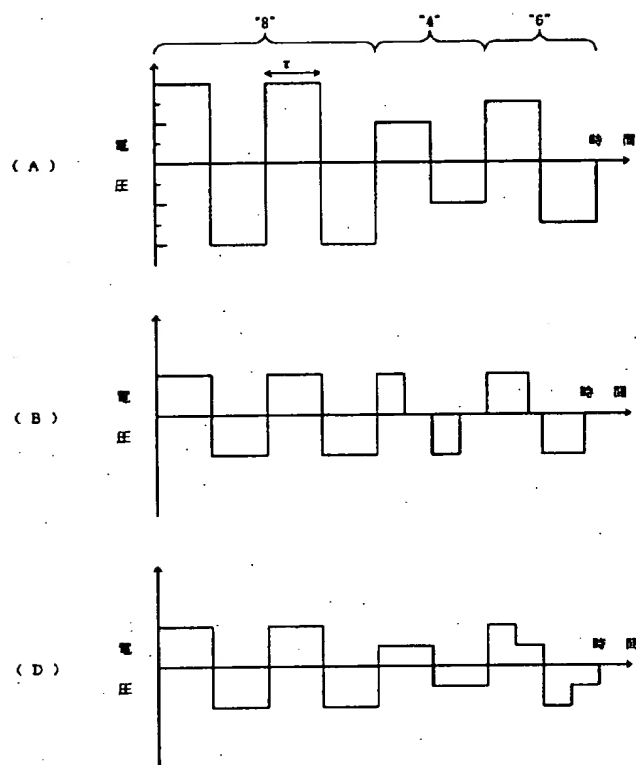
18

N	Signal	N	Signal	N	Signal						
181	430101	211	434003	241	444101						
182	430030	212	434100	242	444110						
183	430103	213	434101	243	444103						
184	431000	214	434030	244	444120						
185	431001	215	434103	245	444121						
186	431010	216	443000	246	444130						
187	431003	217	443001	247	444131						
188	430300	218	443010	248	444140						
189	430301	219	443003	249	444141						
190	430310	220	434300	250	444142						
191	430303	221	434301	251	444143						
192	440000	222	434310	252	444144						
193	440001	223	434303								
194	440010	224	444000								
195	440003	225	444001								
196	440100	226	444010								
197	440101	227	444003								
198	440030	228	444100								
199	440103	229	444101								
200	433000	230	444030								
201	433001	231	444103								
202	433010	232	444200								
203	433003	233	444201								
204	440300	234	444210								
205	440301	235	444203								
206	440310	236	444300								
207	440303	237	444301								
208	434000	238	444310								
209	434001	239	444303								
210	434010	240	444400								

(11)

特開平5-100630

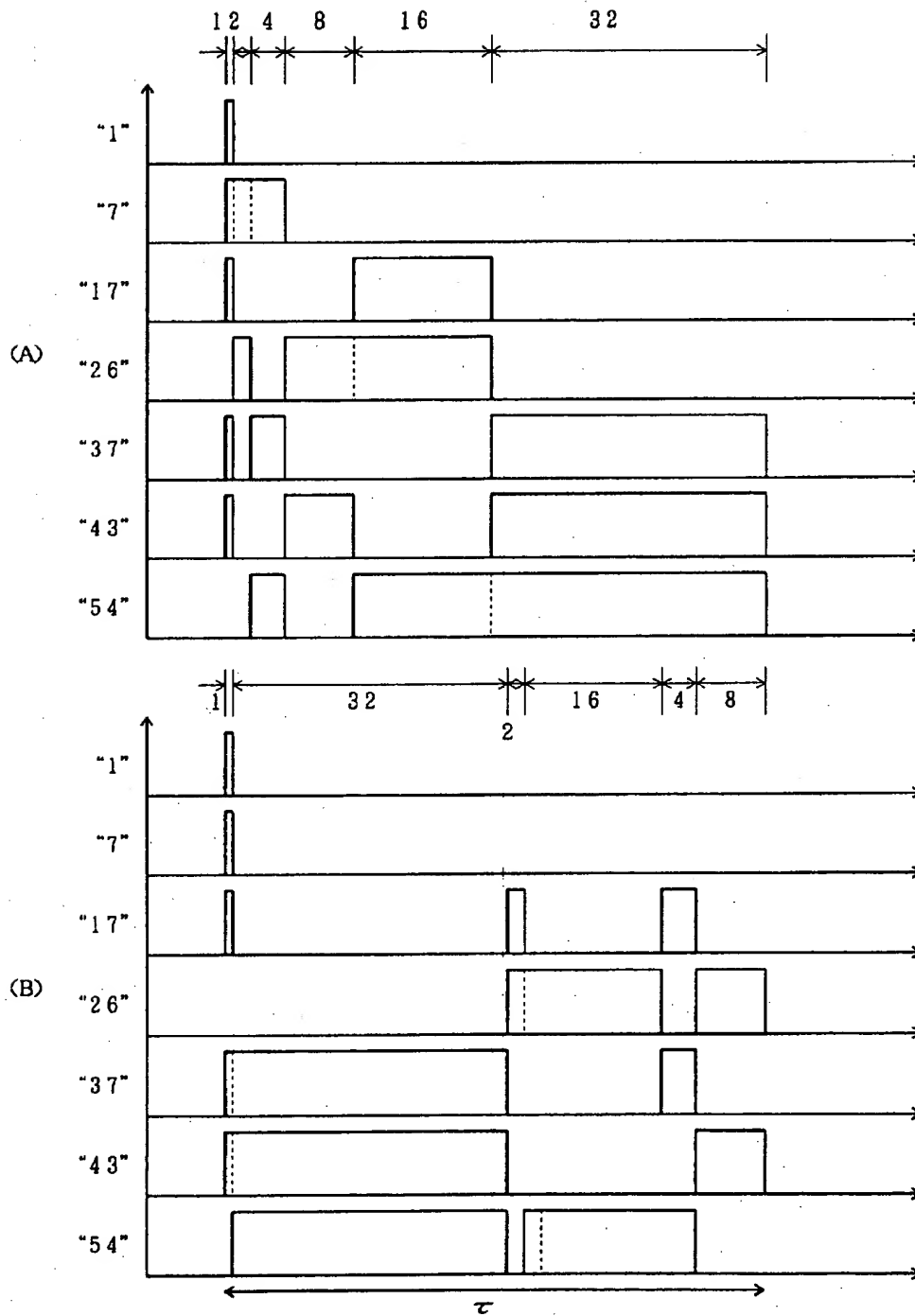
【図1】



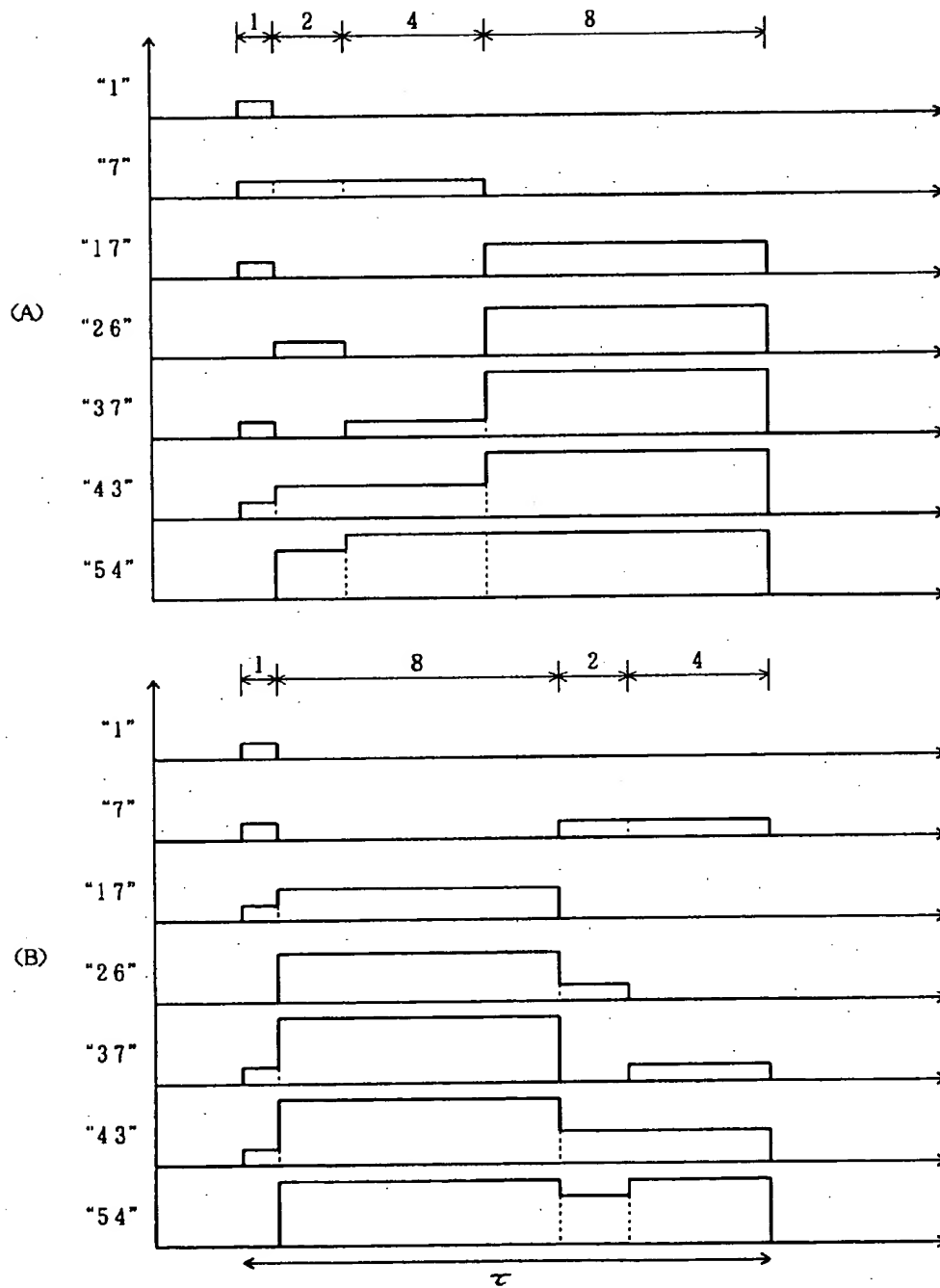
(12)

特開平5-100630

【図2】



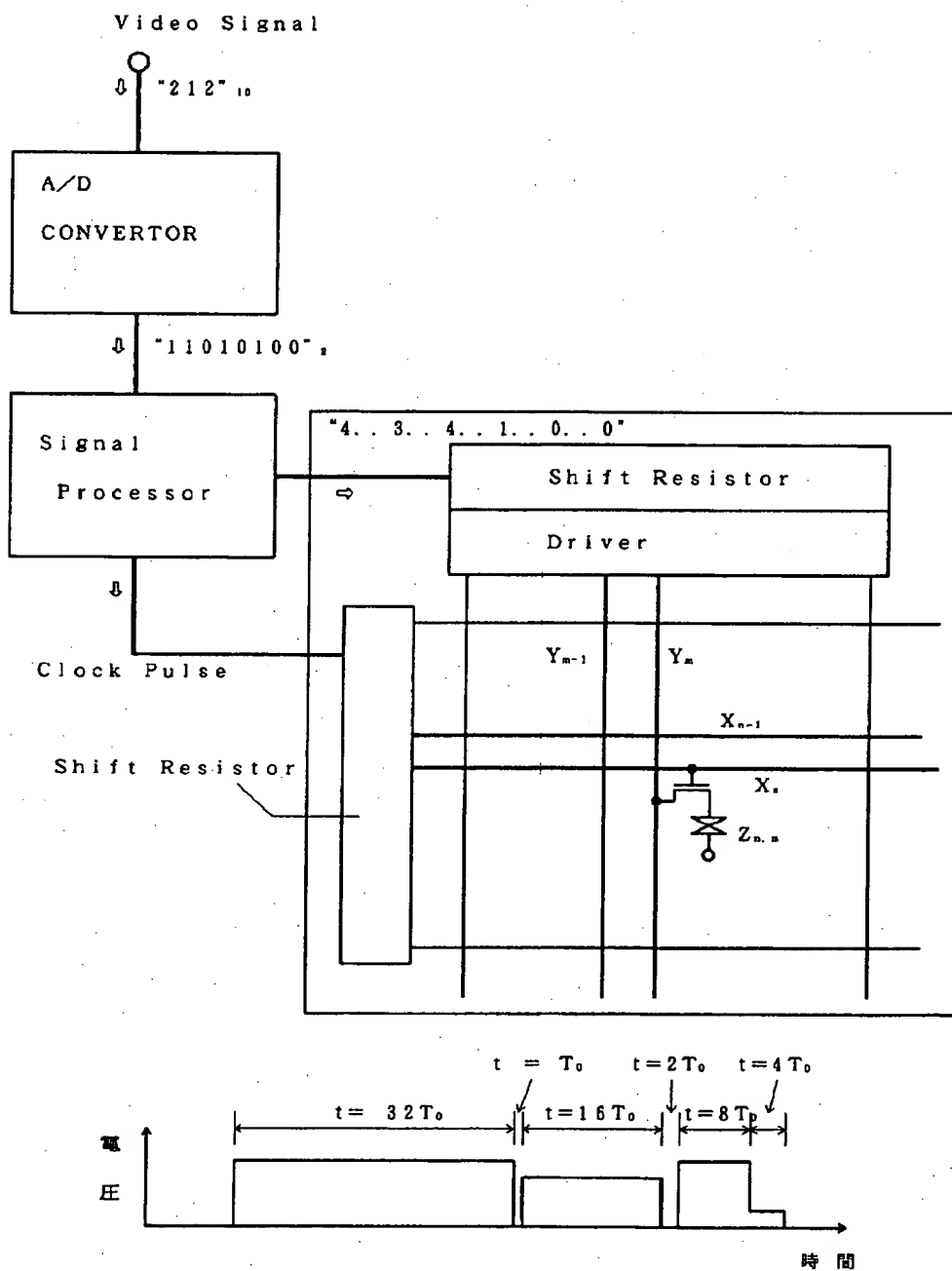
【図3】



(14)

特開平5-100630

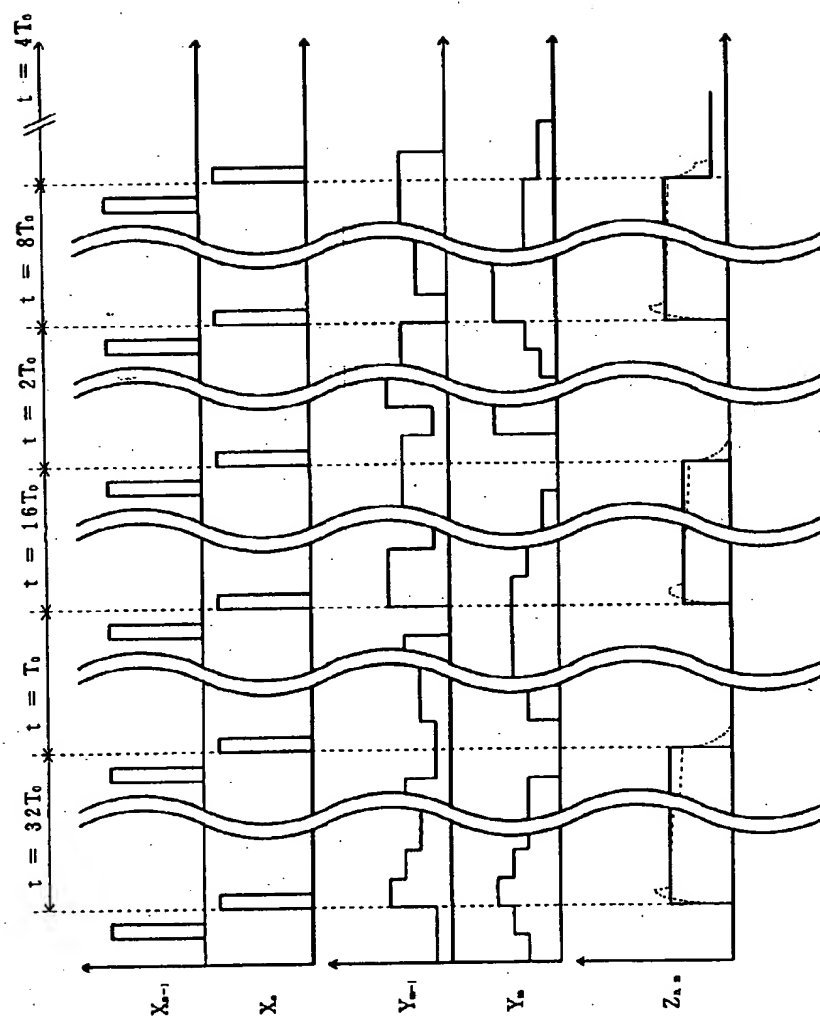
【図4】



(15)

特開平5-100630

【図5】



This Page Blank (uspto)